



产 品 可 靠 性 认 证 规 则

CQC16-471615 -2024

车用半导体集成电路可靠性认证规则

Reliability Certification Rules for Vehicle Grade Integrated circuits

2024 年 11 月 27 日发布

2024 年 11 月 27 日实施

中国质量认证中心有限公司

前 言

本规则由中国质量认证中心发布，版权归中国质量认证中心所有，任何组织及个人未经中国质量认证中心许可，不得以任何形式全部或部分使用。

制定单位：中国质量认证中心有限公司



1. 适用范围

本规则适用于汽车用集成电路的可靠性认证★，包括但不限于控制器、处理器、FPGA（现场可编程门阵列）、存储、电源管理等类别（不含 12V 转 24V/48V 电机电源转换芯片）。

★说明：本规则的可靠性主要指固有可靠性，即产品设计和制造的可靠性。

2. 认证模式

认证模式：产品检测+现场检查+获证后监督。

认证的基本环节包括：

- a. 认证的申请
- b. 产品检测
- c. 现场检查
- d. 认证结果评价与批准
- e. 获证后的监督

3. 认证申请

3.1 认证单元划分

按申请单元申请认证。单一型号的器件作为一个申请单元。

对于多型号器件，如果同一系列的型号之间存在着相同的设计、材料、制程（具体参考附件 1），并且在关键参数、特性方面存在较高相似度，可以按系列型号的方式划分为同一申请单元，即选取完整功能版本的型号作为认证主型号，同系列的功能子集版本的其他型号视具体差异补做差异测试项目★。

按系列型号申请认证需要满足：

- a) 系列中每个型号采用相同的生产线和可靠性质量控制程序；
 - b) 系列中每个型号在制程、材料、可靠性和电参数等方面的技术要求相同
- 晶圆代工厂、封装厂不同，产品结构、生产工艺、材料不同的产品为不同的申请单元。

★说明：若 DIE 相同，PACKAGE 不同的，可划分为一个单元，但须补测相关项目，具体参考 AEC-Q100 table 3

3.2 申请认证提交资料

3.2.1 申请书

- a. 正式申请书(网络填写申请书后打印或下载空白申请书填写)

3.2.2 证明材料

- a. 委托人的注册证明如营业执照、组织机构代码（首次申请时）

3.2.3 与产品有关的资料

- a. 器件规格书 Datasheet（包括基于 mission profile 任务剖面的温度等级）
- b. 设计、制造、测试信息调查表（具体见附件 2）
- c. 系列认证的各型号之间的差异说明

4. 产品检测

4.1 样品

4.1.1 送样原则

由委托人提供用于认证的全部样品，并负责把样品送到指定检测机构。

同一申请单元的器件，选送样品至少包含 3 个不同的生产批次，且要求批次之间不可为相邻批次*。用于代表系列申请进行认证的各款样品，均应当至少包含 3 个不同的生产批次，且要求批次之间不可为相邻批次。

*说明：针对不同项目的测试重点，应选择 3 个不同的晶圆批次和封装批次。

4.1.2 样品数量

产品检测的样品由委托人负责按认证机构的要求选送，并对选送样品负责。（具体见附件 3）

4.1.3 样品处置

试验结束并出具试验报告后，有关试验记录和相关资料由检测机构保存，样品按 CQC 有关规定处置。

4.2 样品检测

4.2.1 依据标准

AEC-Q100 REV H: 2014 《Failure mechanism Based Stress Test Qualification For Integrated Circuits》

AEC-Q100 REV J: 2023 《Failure mechanism Based Stress Test Qualification For Integrated Circuits In Automotive Applications》

委托人可任选以上标准其一进行测试。

4.2.2 检测项目、方法

按照 4.2.1 标准的规定以及其引用的检测方法和/或标准进行试验*。

检测流程和项目如 4.2.1 标准（详见 AEC-Q100 table 2）所列，针对具体产品确定匹配的项目（如气密性封装/非易失性存储器件等），并不是所有项目都适用。

*：其中 D 组、E 组 FG 和 CHAR、F 组的评价在现场检查环节实施

4.2.3 判定：

检测结果基于 AEC-Q100 table2 允收标准进行判定。如发生部分项目不合格时，如果有证据澄清该失效和对应可靠性认证项目无关（如 ATE 回测损坏样品，测试过程中操作保护疏漏引发的 ESD 等），可以忽略对应失效，但剩余 pass 的样品数量必须满足要求（例如 HTOL 需要至少 77pcs/Lot）；如果样品不合格与可靠性相关，允许委托人进行整改；整改后需根据材料、工艺变更情况完成相关测试项目（具体参考附件 4）。整改应在规定的期限内完成（自产品测试不合格通知之日起计算，一般不超过 200 自然日），未能按期完成整改的，视为委托人放弃申请；委托人也可主动终止申请。

整改后任何 1 项仍然不符合标准要求时，则判定该认证单元产品不符合认证要求。

4.2.4 试验报告

由 CQC 指定的检测机构对样品进行试验，并按规定格式出具试验报告。认证批准后，检测机构负责给委托人提供一份试验报告。

4.2.5 产品检测时限

原则上不超过 200 个自然日（因检测项目不合格进行整改和重新检验的时间不计算在内）。从收到样品时间算起。

4.2.6 ATE 回测要求（三温测试）

ATE 回测可采用以下方式*：

- ATE 回测由指定可靠性检测机构测试，并出具报告（回测数据分析部分可由委托人提供）；
- ATE 回测由指定可靠性检测机构分包给有资质（如 IATF16949）的 ATE 检测机构，由 ATE 检测机构出具回测报告，并提供给指定可靠性检测机构（回测数据分析部分可由委托人提供）；
- ATE 回测由委托人合作的封测单位实施，并由其出具相关报告（回测数据分析部分可由委托人提供）；

*：回测方式在检测报告说明

5. 现场检查

5.1 基本要求

现场检查由 CQC 安排检查员组成的检查组完成。检查组出具检查报告，一般在委托人/生产者*的注册办公地点进行。

*：本规则的委托人/生产者通常为芯片设计公司（fabless），现场检查包括了对芯片设计（前端、后端、可靠性验证、DFT）、晶圆代工管理、封装测试管理、量产管理的评审，具体见附件 5。

必要时，现场检查由 CQC 车用芯片专家工作组*安排技术专家组成专家检查组提供现场检查技术支持。专家检查组出具技术专家检查报告。

*：CQC 车用芯片专家工作组于 2023 年底成立，作为 CQC 技术委员会标准与认证分委会下设机构。

5.2 现场检查过程

按附件 5《车用集成电路可靠性质量管理要求》进行现场检查。

现场检查由检查组提前通知委托方，若委托人有正当理由要求调整计划安排，应及时与检查组联系，以便做出调整。

5.3 资料处置

检查结束，有关检查记录和相关资料由 CQC 留存，留存期至少 10 年。

5.4 检查结论及不符合项处置

检查组负责现场检查结论。若现场检查存在不符合项时，检查组将不符合项内容进行记录，并告知委托人不符合项的整改时限（一般不超过 200 个自然日）与整改验证方式（书面或现场）。未能按期完成整改的，视为委托人放弃申请。委托人也可主动终止申请。

6. 认证结果评价与批准

6.1 认证结果评价与批准

CQC 组织对产品检测、现场检查结果进行综合评价。评价合格后，向委托人颁发产品认证证书，每一个申请认证单元颁发一张证书。

6.2 认证时限

认证时限是指自受理认证申请到颁发认证证书所需要的工作日，包括产品测试时间、现场评审及提交审核报告时间、认证结果评价与批准时间以及制证时间。整体认证周期一般不超过两年。

产品检测时间见 4.2.4。

现场检查后提交报告时间为 20 个工作日，以完成现场检查及整改（完成现场验证或收到递交的有效的不符合项纠正措施报告）之日起计算。

对符合认证结果评价要求的，一般情况下在 10 个工作日内颁发认证结果证书。

6.3 认证终止

当产品检测不合格、现场检查不通过或整改不通过，造成认证无法进行，自申请受理之日起满 12 个月，或企业提出取消申请，认证终止。终止认证后如要继续申请认证，重新申请认证。

7. 获证后的监督

7.1 获证后的监督的时间及内容

7.1.1 认证监督检查频次

一般情况下，现场检查结束后 12 个月内应安排年度监督，每次年度监督检查间隔不超过 12 个月。

7.1.3 监督的内容

获证后监督检查的内容主要是依据附件 5《车用集成电路可靠性质量管理要求》，核对确认委托人是否采用获证时既定的工艺、材料持续进行一致性生产，是否制定 burn-in 方案并有效执行且分析结果，是否制定 ORT(量产可靠性监控)方案并有效执行且分析结果，如有工艺、材料等的变化是否按照 AEC-Q100 table 3

的要求进行相关项目测试和证书变更。必要时，监督检查也可由 CQC 车用芯片专家工作组安排技术专家组成专家检查组提供监督检查技术支持。

7.2 监督检查结论

检查组负责报告监督检查结论。监督检查结论为不通过的，检查组直接向 CQC 报告。监督检查存在不符合项时，委托人应在规定期限内完成整改，CQC 采取适当方式对整改结果进行验证。未能按期完成整改的或整改不通过，按监督检查不通过处理。

7.3 获证后监督结果

CQC 组织对证后监督结果进行合格评定，评定合格的，认证证书持续有效。当监督检查不通过，则判定年度监督不合格，按照 8.3 规定处理相关认证证书。

8. 认证证书

8.1 认证证书的保持

8.1.1 证书的有效性

认证证书有效期为 5 年有效，证书有效性通过定期的监督维持。

原则上，认证证书有效期届满，需要延续使用的，认证委托人应当在认证证书有效期届满前 90 天内提出认证委托。证书有效期内最后一次获证后监督结果合格的，且上一次有效监督时间在 12 个月内，可直接换发新证书。

证书到期后 3 个月内应完成换证工作，否则按新申请处理。

8.1.2 认证产品的变更

8.1.2.1 变更的申请

证书内容发生变化或产品中涉及可靠性的设计、材料、制程工艺发生变更时，证书持有者应向 CQC 提出申请。（变更内容及相关测试参考 AEC-Q100 table 3）

8.1.2.2 变更评价和批准

CQC 根据变更的内容和委托人提供的资料进行评价，必要时送样进行检测。检测合格或经资料验证后，对符合要求的，批准变更。证书内容发生变化的，换发证书，证书的编号、批准有效日期不变。

8.2 获证单元覆盖产品的扩展

8.2.1 扩展程序

证书持有者需要增加与已获证产品为同一认证单元的产品认证时，应提交申请（新申请或变更申请）。CQC 核查扩展产品与获证产品的一致性，确认认证结果对扩展产品的有效性，针对扩展产品的差异进行补充检验。评价合格后，根据需要颁发新证书或换发证书。

8.2.2 样品要求

证书持有者应先提供扩展产品的有关技术资料，需要送样时，证书持有者应按第 4 章的要求选送样品供检查或检测。

8.3 认证证书的暂停、注销和撤销

证书的使用应符合 CQC 有关证书管理规定的要求。当证书持有者违反认证有关规定或认证产品达不到认证要求时，CQC 按有关规定对认证证书做出相应的暂停、撤销和注销的处理，并将处理结果进行公告。证书持有者可以向 CQC 申请暂停、注销其持有的认证证书。

证书暂停期间，证书持有者如果需要恢复认证证书，应在规定的暂停期限内向 CQC 提出恢复申请，CQC 按有关规定进行恢复处理。否则，CQC 将撤消或注销被暂停的认证证书。

9 产品认证标志的使用

9.1 准许使用的标志样式

获得证书的企业允许使用如下认证标志：



规格较小的获证产品如需使用 10mm 及更小规格的认可标志时，允许使用变形标志（**CQC**）。

9.2 加施方式和加施位置

证书持有者可以向 CQC 购买标准规格的标志，或者申请并按《产品认证标识（标志）通用要求》中规定的合适的方式来加施认证标志。可以在产品本体明显位置、铭牌或说明书、包装上加施认证标志。

10. 收费

认证费用按 CQC 有关规定收取。



附件 1 单元划分的原则

序号	名称	单元划分原则	备注
----	----	--------	----

1	产品	<p>A. 器件功能（例如，运算放大器、调节器、微处理器、逻辑-HC/TTL）</p> <p>B. 工作电源电压范围（s）</p> <p>C. 规定的工作温度范围</p> <p>D. 指定工作频率范围</p> <p>E. fab 技术设计库单元</p> <ul style="list-style-type: none"> • IP 库（例如，单元结构、构建块） • datasheet 电压或更好温度范围下的库单元, 数字设计库单元（例如电路块、IO 模块、ESD 单元）和/或模拟设计库单元（例如，有源电路元件、无源电路元件） • 库单元的速度/性能 <p>F. 内存类型和大小</p> <p>G. 有源电路的设计规则</p> <p>H. 供应商定义的其他功能特性</p>	
2	晶圆制造	<p>每种工艺技术（如 CMOS、NMOS、双极）必须单独考虑和鉴定。无论多么相似，一种基本晶圆厂技术的工艺都不能用于另一种。对于 BiCMOS 器件，必须根据所考虑的电路从适当的技术中获取数据。</p> <p>A. 晶圆制造技术（例如，CMOS、NMOS、双极）</p> <p>B. 晶圆制造工艺-由以下列出的相同属性组成：</p> <ul style="list-style-type: none"> • 电路元件特征尺寸（例如，版图设计规则、制程微缩、金属互联、栅极、隔离） • 衬底（例如晶向、掺杂、外延、晶圆尺寸） • 掩膜数量（供应商必须证明放弃该要求的理由） • 光刻工艺（例如，接触与投影、电子束与 X 射线、光刻胶极性） • 掺杂过程（例如扩散与离子注入） • 栅极结构、材料和工艺（例如多晶硅、金属、盐类、湿蚀刻与干蚀刻） • 多晶硅材料、厚度范围和层数 • 氧化过程和厚度范围（例如，栅极和磁场氧化物） • 层间电介质材料和厚度范围 • 金属化材料、厚度范围和层数 • 钝化工艺（例如，钝化氧化物开口）、材料和厚度范围 • 晶粒背面制备工艺和金属化 <p>C. 晶圆产线位置</p>	

3	封装	<p>塑料和陶瓷封装工艺必须单独考虑和鉴定。对于要归入鉴定系列的设备，它们必须共享以下定义的相同主要工艺和材料元素。</p> <p>A. 封装类型（例如，DIP、SOIC、PLCC、QFP、PGA、PBGA、FC-BGA）</p> <ul style="list-style-type: none"> • 同一封装类型内的最坏情况（例如，由于热膨胀系数导致的封装翘曲） • 符合所考虑的晶粒尺寸/长宽比的装片区域（标志）尺寸范围（最大和最小尺寸） • 基底材料（如 PBGA、FC-BGA） <p>B. 封装工艺</p> <ul style="list-style-type: none"> • 引线框架基材 • 引线框架电镀工艺和材料（包装内部和外部） • 晶粒头部/热垫材料 • 引线材料 • 引线键合连接材料和直径 • 引线键合方法 • 塑封复合材料、有机基质材料或陶瓷封装材料 • 焊球金属化系统（如适用） • 散热器类型、材料和尺寸 • 塑封供应商/ID • 晶粒准备/分离 <p>C. 封装线位置</p>	
---	----	--	--

附件 2 芯片设计、生产、检测信息调查表

项目名称	
1. 用户器件型号	



2.供应商的器件型号/数据表:	
3.器件说明:	
4.晶圆/晶粒制造厂商和工艺 ID: a、 供应商名称/厂区: b、 街道地址: c、 国家:	
5.晶圆测试 (CP) 厂商: a、 供应商名称/厂区: b、 街道地址: c、 国家:	
6.封装厂商和工艺 ID: a、 供应商名称/厂区: b、 街道地址: c、 国家:	
7.终测厂商 (FT) : a、 供应商名称/厂区: b、 街道地址: c、 国家:	
8.晶圆/晶粒: a、 Wafer 尺寸: b、 Die 系列: c、 Die 掩膜版本和名称:	
9.封装: a、 封装类型 (如塑料、陶瓷、未封装) : b、 球数或引脚数: c、 JEDEC 名称 (如 MS029、MS034) : d、 是否无铅 (<0.1%均质材料) : e、 封装图 (POD) :	Yes <input type="checkbox"/> No <input type="checkbox"/> See attached <input type="checkbox"/> Not available <input type="checkbox"/>
10.热阻: a、 θ_{ja} °C/W (近似值) : b、 θ_{jc} °C/W (近似值) : c、 特殊散热措施:	
11. 测试覆盖率 (%)	% Not digital circuitry <input type="checkbox"/>
12.最大工艺暴露条件: a、 MSL 等级@有铅工艺温度 (SnPb) : b、 MSL 等级@无铅工艺温度 (Pb Free) : c、 最高工艺温度下的最长可停留时间:	* 注: 塑封表面中心处温度为准 at °C (SnPb) at °C (Pb-free)
附件 Attachments: Die Photo <input type="checkbox"/> Package Outline Drawing <input type="checkbox"/> Wire Bonding Diagram <input type="checkbox"/> Die Placement Diagram <input type="checkbox"/>	
Completed by: _____ Date: _____	Certified by: _____ Date: _____



序号	应力类型	样品数量	批数
A 组 加速环境应力测试			
A1	预处理	77	3
A2	偏压温湿度或偏压高加速应力	77	3
A3	高压或无偏压高加速应力或无偏温湿度	77	3
A4	温度循环	77	3
A5	功率负载温度循环	45	1
A6	高温储存寿命测试	45	1
B 组 加速寿命模拟测试			
B1	高温工作寿命	77	3
B2	早期寿命失效率	800	3
B3	非易失性存储器耐久、数据保持、工作寿命	77	3
C 组 封装组合完整性测试			
C1	键合线剪切	5, 每个样品测试 30 根键合线	1
C2	键合线拉伸		1
C3	可焊性	15	1
C4	物理尺寸	10	3
C5	锡球剪切	10, 每个样品测试 5 颗锡球	3
C6	引脚完整性	5, 每个样品测试 10 根引脚	1
C7	凸块剪切	5, 每个样品测试 20 个凸块/铜柱	1
D 组 晶圆可靠性测试			
D1	电迁移	/	/
D2	经时介质击穿	/	/
D3	热载流子注入	/	/
D4	负偏压温度不稳定性	/	/
D5	应力迁移	/	/
E 组 电气特性确认测试			
E1	应力测试前后电性能参数测试	ALL	ALL
E2	静电放电人体模型 (HBM)	参考 AEC-Q100-002	1
E3	静电放电充电器件模型 (CDM)	参考 AEC-Q100-011	1
E4	闩锁效应	6	1
E5	电分配	30	3

E6	故障等级	/	/
E7	特性表征	/	/
E9	电磁兼容	1	1
E10	短路特性描述	10	3
E11	软错误率	3	1
E12	无铅 (Pb)	56	1
F 组 缺陷筛选测试			
F1	器件平均测试	/	/
F2	统计良率分析	/	/
G 组 腔体封装完整性测试			
G1	机械冲击	15	1
G2	变频振动	15	1
G3	恒加速	15	1
G4	粗细气漏	15	1
G5	包装跌落	5	1
G6	盖板扭力	5	1
G7	芯片剪切	5	1
G8	内部水汽含量	5	1



当器件的形状、功能、材料及工艺变更时，需要对器件进行重新测试。

表2 应力测试分组	A2	A3	A4	A5	A6	B1	B2	B3	C1	C2	C3	C4	C5	C6	C7	D1	D2	D3	D4	D5	E2	E3	E4	E5	E7	E9	E10	E11	E12	G1-G4	G5	G6	G7	G8			
测试项目名称缩写	TBH	AC	TC	PTC	HTSL	HTOL	ELFR	EDR	WBS	WBP	SD	PD	SBS	LI	BST	EM	TDD	HC1	BT1	SM	HBM	CDM	LU	ED	CHAR	EMC	SC	SER	LF	MECH	DROP	LT	DS	IWV			
设计																																					
有源元件设计		●	●	M		●	●	DJ								D	D	D	D	D	●	●	●	●	●	●	●	●				F					
电路变更			A	M																	●	●	●	●	●	●	●										
晶圆尺寸/厚度			E	M		●	●		E	E									●		E	E	E	●													
晶圆制造																																					
光刻	●		●	M		●	G		●	●									●					●													
芯片缩小化	●	●		M		●	●	DJ								●	●	●	●	●	●	●	●	●	●	●	●	●									
离子注入、掺杂				M		●	G												●	●	●	●	●	●	●	●	●										
多晶硅			●	M		●		DJ											●		●	●	●	●	●	●											
金属化/通孔/触点	●	●	●	M		●			●	●						●				●				●	●		●										
钝化/氧化物/层间电介质	K	K	●	M		●	GN	DJ	K	●							●	●	●	●	●	●	●	●	●												
背板操作			●	M		●															M	M	●		●					H			H				
制造产线转移	●	●	●	M		●	●	J	●	●						●	●	●	●	●	●	●	●	●						H			H				
晶圆凸块工艺																																					
布线重新分布	●	●	●	M	●											●								●													
凸块下金属材料	●	●	●	M	●											●							●														
凸块材料	●	●	●	M	●											●							●														
凸块产线转移	●	●	●	M	●											●							●														
封装																																					
封装模套/底部填充	●	●	●	M	●	●																						●						H			
引线框电镀	●	●	●	M	●					C	●			●															L				H				
凸材质/金属化系统	●	●	●	M	●	●						●	●															●	L								
引线框材料		●	●	M	●						●	●	●		●													●	L	H			H				
引线框尺寸		●	●	M								●	●		●													●	L	H							
引线互联	●	●	●	Q	●				●	●														M			●			H							
芯片划片/分离	●	●	●	M																																	
芯片制备/清洁	●	●		M		●			●	●																								H			
封装打标											B																										
芯片粘接	●	●	●	M		●						●	●		●									●			●		L	H			H	H			
塑封料	●	●	●	M	●	●						●	●		●													●	L								
塑封工艺	●	●	●	M	●	●						●	●		●														L								
气密封装		H	H		H								H		H														L								
新型封装	●	●	●	M	●	●	●		●	●	●	●	T	●							●	●		●			●		L	H			H	H			
基板/中介层	●	●	●	M	●	●					●	●		T															L	H			H	H			
封装产线转移	●	●	●	M		●	●				●	●	●	T	●									●				L	H			H	H				

注：字母或“●”表示对于适当的制程改变，应考虑应力测试的性能。

A 仅对外围电路

B 返工、新固化时间、温度

C 假定焊接到引线上

D 设计规则改变

E 仅针对厚度

F 仅对微机电系统

G 仅取自非 100%老化零件

H 仅针对密封性

J 可擦可编程存储器/带电可擦可编程只读存储器

K 仅针对钝化

L 仅针对无铅器件

M 针对需要功率温度循环的器件

N 钝化和层间电介质

Q 引线直径减少 T 仅针对焊球表面贴装器

T 仅针对焊球表面贴装器

本部分规定了车用集成电路可靠性质量管理有关的设计、制造、测试等方面的要求。相关单位可根据器件类型、客户要求、质量目标等对本部分条款或内容进行增补，但至少应符合本部分的要求。

1. 文件要求：

应制定文件控制程序，对用于器件的设计、生产、测试以及可靠性、质量保证方法的所有文件，标识出其名称、编号、发布日期和最新修订日期。这些文件应涉及设计与生产各方面的要求和容差、内部程序以及对这些文件的管理规则，并应满足以下控制要求：

- a) 文件发布前得到批准，以确保文件是充分、适宜的；
- b) 必要时对文件进行评审与更新，并再次批准；
- c) 确保文件的更改和现行修订状态得到识别；
- d) 确保在使用处可获得适用文件的有效版本；
- e) 确保文件保持清晰，易于识别；
- f) 确保有关的外来文件得到识别并控制其分发；
- g) 防止作废文件的非预期使用，若因任何原因而保留作废文件时，应加以适当标识。

作为特殊文件的一种，应建立并保持记录，作为符合要求的证据，记录应保持清晰、易于识别和检索。器件在生产、应用阶段发生的问题和相关失效分析报告应至少保存十年。

2. 芯片设计*：

应以文件化的方式定义设计开发流程，并依据定义了审核方法和频次的文件化程序，定期审核、更新和验证器件和工艺过程模拟模型的稳健性，具体验证手段可包括

a) 模型验证：提供数据证明设计过程所用的所有模型在最恶劣的温度和电气极限条件下都能正常工作、并可预计、也足够准确。模型包括：晶体管特征模型、逻辑、故障、时序、仿真、制造和封装模型。

b) 版图验证：证明自动或人工程序能用于设计、电气和可靠性规则检查，以单独和组合的方式找出所有已知缺陷。这些规则至少包括：

1 设计规则检查(DRC)：几何及物理特性；

2 电气规则检查(ERC)：短路、开路 and 连接性；

3 一致性检查(LVS)：网表一致性

c) 表征化(CHAR)：应设计、制造并抽样一组/批芯片，通过各种操作条件下的性能参数*测量和分析，验证器件的功能性、可靠性是否符合设计需求、规范。应评估量产工艺变化范围，覆盖工艺极限(PVT Corners)，应证明芯片功能在设定的温度、电压、频率范围内，实际测量的性能处在EDA工具最坏情况模拟的结果范围之间。应识别器件弱点、可靠性风险，必要时应进行失效分析、确定根因并提出纠正措施。应制定表征化程序，编制表征化报告，内容至少包括表征计划、测试方法、用于表征的参数和条件、表征数据分析与结论等。

*：电气参数如延迟、功耗、阈值电压、开/关电流比、漏电流、噪声裕度、时序裕度等；物理参数如晶体管物理尺寸、材料特性变化及其他工艺相关的变量。

d) 可测性和故障覆盖率验证：采用已证明的设计风格、DFT方法和EDA工具进行器件设计。制定可测性和测试覆盖率设计流程，包括器件仿真、故障模型、故障检测、故障清单、不可检测故障处理等。应提供测试覆盖率分析说明报告(即E组FG)，内容包括测试覆盖率百分比，故障总数，可检测故障数，不可检测故障数等，模拟电路/数字电路/IDDQ/ISSQ等故障覆盖率应符合AEC-Q100-007第6章定义限值，并对未检测到故障进行说明，并提出可能的改进措施。

e) 可靠性设计验证：应建立可靠性设计验证流程，根据实际的工作条件，工作环境确定器件的可靠性设计要求，明确可靠性测试的实验项目以及对应的实验条件。应明确模拟电路的可靠性不可完全依赖可靠性试验进行验证，需通过设计仿真来保证。数字电路的可靠性也需通过仿真（尤其是后仿）确认是否有可靠性风险。可靠性验证实验应在有资质的独立第三方实验室进行，应采用必要措施确保测试用夹具、工装的质量以及实验条件的准确。测试失效的器件须通过失效分析确认根因，并采用 8D 等方法明确纠正和预防措施，改进设计/工艺。

*：设计环节通常涉及 fabless 核心知识产权，评审项可视保密要求等酌情调整

3. 制造环节控制：

应对分包的晶圆制备、封装、测试、仓储、物流等环节建立分包方管理制度或至少提供管理方案，具体控制措施可包括驻厂监造、审核、审查控制计划/FMEA/CPKs/MSA、审查绩效指标、ISO 或 TS 体系（IATF16949）注册要求或其他。

应制定对晶圆代工厂工艺可靠性资料的分析评估报告（即 D 组），至少包括 EM 电迁移、TDD 经时介质击穿、HCI 热载流子注入、NBTI 负偏压温度不稳定性、SM 压力迁移等项目，应明确相关项目的测试方法、计算数据、允收标准。

应采用文件化的方式建立器件的部件平均测试（PAT）流程，包括静态 PAT 限值设定，动态 PAT 限值设定等，应对用于 ATE 测试的重要特性参数如 PIN 脚漏电流、静态电源电流、IDDQ 测试等确定 PAT 限值和接受标准（即 F 组 PAT）。

应采用文件化的方式建立器件的统计良率分析（SBA）流程，利用基于统计良率限定（SYL）和统计分 Bin 限定（SBL）计算的统计技术，识别显示异常低良率或异常高 Bin 故障率的晶圆、晶圆批次或封装批次。不同异常状况的晶圆、晶圆批次或封装批次应做记录和分类处置（工程评审或隔离）。对于重大偏差，应确定根本原因、纠正措施和未来预防措施。同时，应制定异常批次产品客户/分销商通知（customer notification）流程（即 F 组 SBA）。

应采用文件化的方式建立器件的电分布评估流程，评估器件在正常工艺变化、时间和/或预期应用环境（例如，工作温度范围、电压等）下在规范参数范围内的功能。具体环节至少包括电气特性和参数漂移确定，关键电参数定义，样品测试，数据分析，评估等，电分布评估报告应提供关键电气参数清单、评估指标、最小和最大工作电压、最小和最大工作频率、三温测试结果等信息（即 E 组 ED）。

应建立 ATE 测试质量评估程序，包括测试覆盖率、测试工装管理（socket、loadboard）、测试程序查验等环节的评价。ATE 测试的量产环境需进行评估，ATE 测试的稳定性需要监控。

应建立 SLT 测试质量评估程序（适用时），包括测试覆盖率、测试准确度、测试程序查验等环节的评价。SLT 测试的量产环境需进行评估，SLT 测试的稳定性需要监控。

所有测试失效原因都应做失效分析并判断工程风险。

4. 器件标识和可追溯性

应建立并执行器件标识和可追溯性制度，在制造、运输全过程中使用适宜的方法识别器件，以便能够追溯和确定其加工过程，包括追溯到如操作人员、设备、工艺等。

应能够追溯到器件各流程（包括来料入库, 制造, 物流, 测试）前后 24 小时内, 此时间段为从收到问题通知跟踪代码信息到将适当信息提供给客户, 至少应能识别和追溯批次和物料。可追溯的时间段可根据特定的客户要求定义。

5. 器件防护

器件防护包括标识、搬运、包装、存贮等环节。应建立器件防护程序或控制方案, 以保证生产和测试对材料、工件及成品提供物理保护, 以及保证器件在不同的生产场地搬运, 在受控的存贮场地存贮和存贮场地搬运及运输时提供物理保护。

包装应清洁、干燥, 合理使用干性包装/干燥剂, 应对器件具有良好防护作用。必要时, 还应具有静电防护作用。

6. 失效分析

失效分析是检查器件以确定性能特性变化超出规定原因的过程, 其最终结果要确认失效模式（即器件失效的表现形式）、失效机理（即失效发生的化学或物理过程）和引发失效的原因。

应制定并执行失效分析程序。

应编制器件失效分析报告, 至少包括分析结果, 造成失效的原因, 建议的纠正措施

应将相关失效分析资料存档, 存档时间从发生最后类似失效时起至少 3 年。

应具有适合其器件失效分析所需的能力。失效分析能力可以自建, 也可以委托其它有资质的机构。

7. 纠正措施

当器件出现失效, 失效数超过规定范围或控制记录表明关键加工过程超出规定的控制界限时, 应进行原因分析并拟制纠正措施计划。该计划包括:

- a) 根本原因分析;
- b) 验证试验方案（必要时）;
- c) 改进措施;
- d) 对于性能失效, 其纠正措施的建议中应说明失效模式, 并应由数据来证明。

应使用 8D 等工具进行原因分析和制定改进措施。

8. 更改控制:

更改包括产品设计和工艺制程的更改。应制定有关更改的控制程序, 规定对已定型/量产的器件在结构、材料、工艺、设备等发生了变更时的控制要求, 内容还应包括进行必要的验证试验（具体试验项目可参考 AEC-Q100 附录 A）。

9. 内部审核

应建立内部质量审核程序, 程序应规定审核范围、审核频次、制定审核计划、审核报告等。对客户投诉尤其是可靠性问题不符合标准的投诉, 应保存记录, 并作为内部质量审核的信息输入。对内部审核发现的问题, 应采取纠正和预防措施。

10. 人员培训与考核

应制定培训与考核程序，对从事可靠性关键工作的人员技能进行培训、评价和保持。程序中应说明培训与考核的形式、内容以及频度。

